

INTERSIL

ICM7218 Series CMOS Universal 8 Digit LED Driver System ICM7218A I J I

特 徴

- チップ上に以下のものを含んでいます。
 - a) デジットとセグメントドライバー
 - b) マルチプレックススキャン回路
 - c) 8 × 8 スタックメモリー
 - d) Hexadecimalと Code B を選択できる 7 セグメントデコーダ
- 大容量LEDドライバー内蔵
- コモン・アノードとコモン・カソードタイプのLEDをドライブするためのデバイスを用意してあります。
- 単一5V電源
- データ・リテンションは2V
- Shutdown機能—表示をoffにしチップを低消費モードにします。
- Hexaと Code B を端子により選択可能
- マイクロプロセッサインターフェース用とハードワイヤー用の2種を用意してあります。
- すべての端子に静電気保護回路を内蔵しています。

概 要

ユニバーサル・ドライバー・システムのICM7218シリーズは、1パッケージにおいて、一般的なマイクロプロセッサやデジタルシステムにインターフェースする為に必要な回路とLED表示の為に回路を内蔵しています。さらに、チップ上に8 × 8ビットのスタックメモリーアレイを含み、表示する情報を記憶する所、2つのタイプの7セグメントデコーダやマルチプレックススキャン回路、そして、高出力デジットやセグメントドライバを内蔵しています。

ICM7218AとICM7218Bは、マイクロプロセッサシステムに使用されるように企画されています。データは、マイクロプロセッサのI/Oバスラインよりダイレクトに読み込まれます。2つのコントロールライン(WRITEとMODE)は、コントロール情報(Data Coming, Shutdown, Decode, HexaかCode Bデコード)の4ビットや表示入力データの8ビットを読み込むかどうかを明確にします。表示入力データ(8 words, 8 bits)は、WRITEパルスが連続的に負になっている間にメモリー内に読み込まれます。データはHexa又はCode B型式にデコードされ表示されるか、ダイレクトに表示されます。ICM7218Aは、コモン・アノードタイプであるのに対してICM7218Bはコモン・カソードタイプです。
(ブロックダイアグラム①を参照)

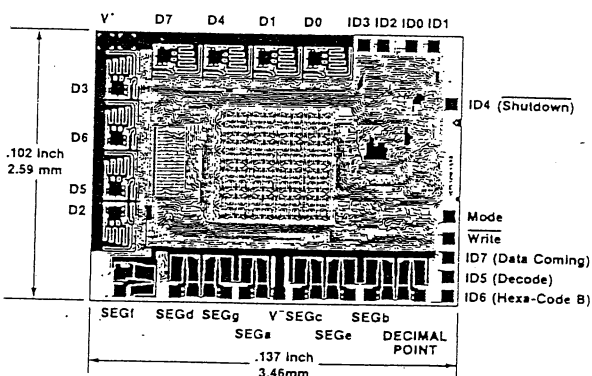
ICM7218CとICM7218Dの特徴は、コントロール情報(WRITE, Three Level Input: Hexa, Code B, Shutdown)の為に2端子、入力データの為に4端子と8データメモリーロケーションをアドレスするための3端子が備えてあることです。データは、BCDデータアドレスメモリーロケーションを設定し、入力データの4つのラインとWRITEの負パルスによってメモリー内に書き込まれます。Three Level Control入力はWRITE命令と無関係です。HexaとCode Bのデコーディングだけは、表示出力の為に有効です。ICM7218Cはコモン・アノード表示器をドライブし、ICM7218Dはコモン・カソード表示器をドライブします。
(ブロックダイアグラム②を参照)

ICM7218Eは、コントロール情報(WRITE, Hexa/Code B, Decode, Shutdown)の為に4端子、BCDデジットアドレスの為に3端子入力データの為に8端子を備えています。データはBCDデータアドレスメモリーロケーションを設定し、入力データの8つのラインとWRITEの負パルスによってメモリー内に書き込まれます。コントロール情報は別々の端子をもちWRITE命令には無関係です。データは、Hexa又はCode B型式にデコードされ表示されるかダイレクトに表示されます。ICM7218Eは、コモン・アノード表示器をドライブします。
(ブロックダイアグラム③を参照)

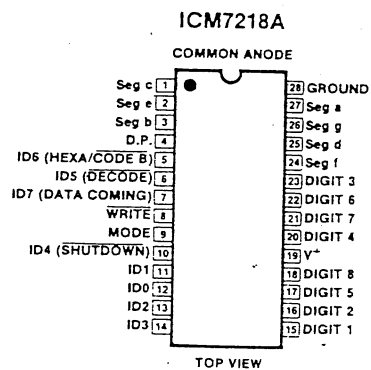
ORDERING INFORMATION

Typical App.	Order Part Number	Display Option	Package
Serial Access	ICM7218A IJI	Common Anode	28 Lead CERDIP
	ICM7218B IJI	Common Cathode	28 Lead CERDIP
Random Access	ICM7218C IJI	Common Anode	28 Lead CERDIP
	ICM7218D IJI	Common Cathode	28 Lead CERDIP
	ICM7218E IJL	Common Anode	40 Lead CERDIP

CHIP TOPOGRAPHY ICM7218A



PIN CONFIGURATION (OUTLINE DRAWING JI)



Note: Pins 5, 6, 7, 10 are under control of Mode pin 9. See page 6-60.

See page 6-57 for other device configurations.

ICM7218 SERIES
ABSOLUTE MAXIMUM RATINGS

INTERMIL

Supply Voltage	6V
Digit Output Current	300mA
Segment Output Current	50mA
Input Voltage (any terminal)	V ⁺ +0.3V to V ⁻ -0.3V
Power Dissipation (28 Pin CERDIP)	1 W NOTE 1
Power Dissipation (28 Pin Plastic)	0.5 W NOTE 2
Power Dissipation (40 Pin Ceramic)	1 W NOTE 2
Operating Temperature Range	-20°C to +85°C
Storage Temperature Range	-55°C to +125°C

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the devices. These are stress ratings only, and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

NOTE 1: Due to the SCR structure inherent in the CMOS process used to fabricate these devices, connecting any terminal to a voltage greater than V⁺ or less than GROUND may cause destructive device latchup. For this reason, it is recommended that no inputs from sources operating on a different power supply be applied to the device before its own supply is established, and when using multiple supply systems the supply to the ICM7218 should be turned on first.

NOTE 2: These limits refer to the package and will not be obtained during normal operation. Derate above 50°C by 25mW per °C.

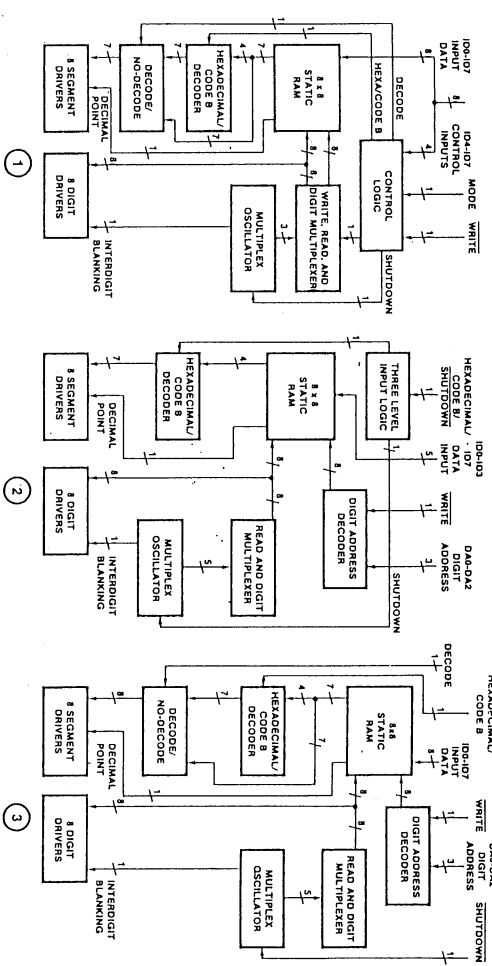
SYSTEM ELECTRICAL CHARACTERISTICS V⁺ = 5V ±10%, T_A = 25°C, Test Circuit: Display Diode Drop 1.7V

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Voltage	V ⁺	Power Down Mode	4.5		5.5	V
Quiescent Supply Current	I _Q	Shutdown (Note 3)	2	6	10	μA
Operating Supply Current	I _{OP}	Decoder On, Outputs Open Ckt	250	200	300	μA
Digit Drive Current	I _{DIG}	No Decode, Outputs Open Ckt	200	200	450	μA
Digit Leakage Current	I _{DLK}	Common Anode V _{OUT} = V ⁺ -2.0	-170			μA
Peak Segment Drive Current	I _{SEG}	Common Cathode V _{OUT} = V ⁺ +1V	50			μA
Segment Leakage Current	I _{SLK}	Common Anode V _{OUT} = V ⁺ +1.5V Common Cathode V _{OUT} = V ⁺ -2.0V	20	25		μA
Display Scan Rate	f _{MAX}	Per Digit		50		Hz
Three Level Input	V _{INH}	Hexidecimal ICM7218C, D (Pin 9) Code B ICM7218C, D (Pin 9)	4.0		3.0	V
Logical "1" Input Voltage	V _{INF}	Shutdown ICM7218C, D (Pin 9)	2.0		1.75	V
Logical "0" Input Voltage	V _{NL}	Note 3		100		kΩ
Three Level Input Impedance	Z _{IN}			3.5		V
Logical "1" Input Voltage	V _{IH}			8		V
Logical "0" Input Voltage	V _{IL}			550		μA
Write Pulse Width (Negative)	t _W	} 7218A, B	550	400		ns
Write Pulse Width (Positive)	t _W	} 7218C, D, E	550	400		ns
Write Pulse Width (Negative)	t _W	} 7218C, D, E	400	250		ns
Write Pulse Width (Positive)	t _W	} 7218C, D, E	400	250		ns
Mode Pulse Width	t _M	7218A, B	500			ns
Data Set Up Time	t _{AS}		500			ns
Data Hold Time	t _{AH}		25			ns
Digit Address Set Up Time	t _{AS}	ICM7218C, D, E	500			ns
Digit Address Hold Time	t _{AH}	ICM7218C, D, E	100			ns
Data Input Impedance	Z _{IN}	5-10 pF Gate Capacitance		1010		Ohms

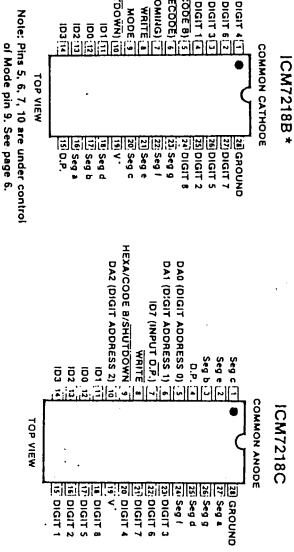
NOTE 3: In the ICM7218C and D (random access versions) the Hexa/Code B/Shutdown Input (Pin 9) has internal biasing resistors to hold it at V_{IH} when Pin 9 is open circuited. These resistors consume power and result in a Quiescent Supply Current (I_Q) of typically 50μA. The ICM7218A, B, and E devices do not have these biasing resistors and thus are not subject to this condition.

ICM7218 SERIES
BLOCK DIAGRAMS

INTERMIL



PIN CONFIGURATION



Note: Pins 5, 6, 7, 10 are under control of Mode pin 9. See page 8.

ICM7218 SERIES

INTERMIL

INPUT DEFINITIONS ICM7218A and B

INPUT	TERMINAL	VOLTAGE	FUNCTION
Write	8	High Low	Input Not Loaded Into Memory Input Loaded Into Memory
Mode	9	High Low	Load Control Word on Write Pulse Load Input Data on Write Pulse
ID4 Shutdown	10	High Low	Normal Operation Shutdown (Oscillator, Decoder, and Displays Disabled)
ID5 (Decode/No Decode)	6	High Low	No Decode Decode
ID6 (Hexadecimal/Code B)	5	High Low	Hexadecimal Decoding Code B Decoding
ID7 (Data Coming - Control Word)	7	High Low	Data Coming No Data Coming } Control Word
Input Data	11,12,13, 14,15,6	High Low	Loads "One" (Note 2) Loads "Zero" (Note 2)
ID0-ID7*	10,7	Low	Loads "Zero" (Note 2)

*ID0-ID3 = Don't care when writing control word
ID4-ID7 = Don't care when writing Hex/Code B
(The display blanks on ICM7218A/B versions when writing in Data)

INPUT DEFINITIONS ICM7218C and D

INPUT	TERMINAL	VOLTAGE	FUNCTION
Write	8	High Low	Inputs Not Loaded Into Memory Inputs Loaded Into Memory
Three Level Input (Note 1)	9	High Floating Low	Hexadecimal Decode Code B Decode Shutdown (Oscillator, Decoder and Displays Disabled)
Digit Address	10,6,5	High Low	Loads "Ones" Loads "Zeros"
DA2 (MSB)-DA0 (LSB)	14,13,11,12	High	Loads "Ones" (Note 2) Loads "Zeros" (Note 2)
Input Data	7	Low	Loads "Zero" (Note 2)

INPUT DEFINITIONS ICM7218E

INPUT	TERMINAL	VOLTAGE	FUNCTION
Write	9	High Low	Input Latches Not Updated Input Latches Updated
Shutdown	10	High Low	Normal Operation Shutdown (Oscillator, Decoder and Displays Disabled)
Digit Address (0,1,2)	13,14,12	High Low	Loads "Ones" Loads "Zeros"
DA0-DA2	33	High Low	No Decode Decode
Decode/No Decode	32	High Low	Code B Decoding Hexadecimal Decoding
Hexadecimal/Code B	16,17,18,19	High Low	Loads "Ones" (Note 2) Loads "Zeros" (Note 2)
Input Data	6	Low	Loads "Zero" (Note 2)
ID0-ID7	7,11,8	Low	Loads "Zero" (Note 2)

NOTE 1 In the ICM7218C and ICM7218D versions, Hexadecimal, Code B and shutdown are controlled with a three level input on Pin 9. Pulling Pin 9 High decodes Hexadecimal, Floating Pin 9 decodes Code B and pulling Pin 9 low puts the ICM7218 in a Shutdown mode.
NOTE 2 In the No Decode format, "Ones" represents "on" segments for all inputs except for the Decimal Point, where "Zero" represents "on" segments, (i.e. segments are positive true, decimal point is negative true).

ICM7218 SERIES

INTERMIL

INTERNAL OSC
OUTPUT

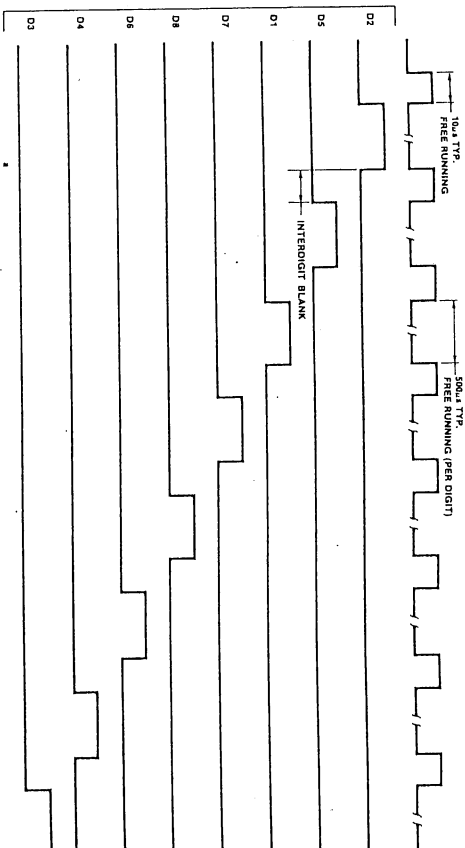


図 1: Multiplex Timing



図 2: Segment Assignments

■ Decode
ICM7218は、すべてのデジタリクスについて、Hexa表示又、Code B表示のいずれかの表示型式を選択できます。Hexa表示は、0-9+A-Fの6文字を備えており、Code B表示は0-9+(-), E, H, L, P (Blank)の文字を備えています。
これらの表示型式を選択するためには、ICM7218A/Bの場合、ID5(6ピン)及びID6(5ピン)により、MODEがHighの状態で行なわれることにより書き込みます。ICM7218C/Dの場合は、簡単なスイッチによりコントロールすることできます。(WRITE/パルスの形態は取れない)表示デコーダとしての4bit/ハイテリコーダは入力ID3-ID0で設定されます。

Binary Code 0 1 2 3 4 5 6 7 8 9 10 11 12 13 14, 15
Hexa Code 0 1 2 3 4 5 6 7 8 9 R 0 A B C D E F
Code B 0 1 2 3 4 5 6 7 8 9 - E H L P (Blank)

■ No Decode
ICM7218A/B/Eは、7セグメントとデジタリクスを個々にコントロールすることが出来ます。もし、No Decodeとして、セグメント機能が入力されるならデジタリクス上の7セグメントデコーダは、デジタリクスがHighの場合、また、No Decodeとしての入力命令は、ICM7218A/Bの場合、ID5によりMODEがHighの状態時にWRITE/パルスにより書き込みます。この時ID6は、どのような状態(High又はLow)であっても無視されます。この時ID6は、どのような状態(High又はLow)であっても無視されます。入力デコーダと出力との対応は以下のようになっています。

Output Data : ID7 ID6 ID5 ID4 ID3 ID2 ID1 ID0
Input Segment : D P a b c e g f d
デジタリクス (ID7)を除いて、その他の入力Highならその対応するセグメントを露わし、デジタリクスについては入力Highの時は表示します。

■ Shutdown
Shutdownは以下の機能を実行します：
○ デコーダを低消費電力 (Typically 10µA at V+ - V- = 5V) にします。
○ デコーダとセグメントドライバを禁止します。
○ デコーダとセグメントドライバを禁止します。
○ デコーダとセグメントドライバを禁止します。
(これはデコーダとセグメントドライバを禁止するだけです)。
しかし、Shutdown中であってもメモリー内に入力することは可能です。すなわちデコーダの出力と読み出し部分だけがデコーダに保持されるだけです。

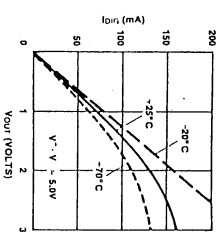
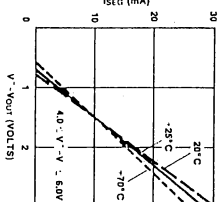
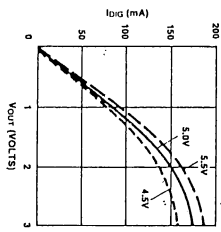
■ Powerdown
Shutdownモードにおいて、電源電圧はメモリーの内容を失うことなしに2Vまで落すことが出来ます。しかし、デコーダは4V以下であるならメモリー内に書き込まれることはありません。

■ Output Drive
コンプレックス出力は、12% duty でないたい200mA/digitです。これは5つのセグメントがドライバされているとすると、ピークでの約40mA/segmentに等しい、又は平均で5mAに等しいことになり、メモリードライバはコンプレックスドライバと比べて大抵半分のです。もし高インピーダンスLED表示を使用するならばドライバは相対して少なくなります。

■ Inter digit Blank
デジタリクスとデコーダの間には生じる大抵10µSのブランク期間はセグメント機能が正しいということを確実にするために、デコーダとデコーダの間には次のデジタリクスがドライバする前に生じます。
■ Leading Zero Blanking
これはNo-Decode オペレーションにおいて、デコーダ内のメモリーにプログラムすることです。デコーダされる桁の各々のセグメントにzeroをプログラムする)又はCode B表示の16番目のデコーダ (デコーダ F15) を使用することで可能です。

■ Driving Larger Displays
もし、1桁より高い平均電流が必要なら、デジタリクスドライバを共に平準化に接続することです。たとえば、4桁表示をドライバするためにデコーダとドライバを平準化することによって平均セグメントドライバは10mAにすることが出来ます。

TYPICAL CHARACTERISTICS, CONTINUED



COMMON CATHODE DIGIT DRIVER I_DG vs. V_OUT AT 25°C

COMMON CATHODE DIGIT DRIVER I_SEG vs. (V^-V_OUT)

COMMON CATHODE DIGIT DRIVER I_OG vs. V_OUT

APPLICATION EXAMPLES

8 DIGIT MICROPROCESSOR DISPLAY APPLICATION

図6は、INTERISIL IM80C48 CMOSマイクロプロセッサ(Interl 8048コンパチブル)を用いたDISPLAYインテグレーション(Interl ビットデータのDB0-DB7からコントロールワードと表示データ情報)をICM7218A/BのID0-ID7へ送り、連続的なWRITEパルスによって内部メモリー内へ書き込まれます。コントロールワード(ID4-ID7)は、MODEパルスがHighの時、WRITEパルスによって書き込み、表示データ情報(ID0-ID3+ID7)は、MODEパルスがLowの時、WRITEパルスによって書き込みます。(ID7はデジタルインポート情報です) 内部の8メモリーアドレス(LEDのD1~D8の各桁の指定)は、各

WRITEパルスにおいて、自動的にシーケンズされます。すなわち最初のWRITEパルスによって書き込まれた表示データはD1の桁となり、次のWRITEパルスでD2に順に書き込まれます。8つのWRITEパルスが生じた後(8桁分のデータを書き込んだ後)のWRITEパルスは無視され、ICM7218A/Bは、新しいコントロールワードが送られるまで(MODEパルスがHighになるまで)通常の表示動作に留まります。(図4参照) コントロールワード(ID5、ID6の内容)によって決められます。すなわち、Hexadecimal Code B又は、No-Decode型式にコードされます。

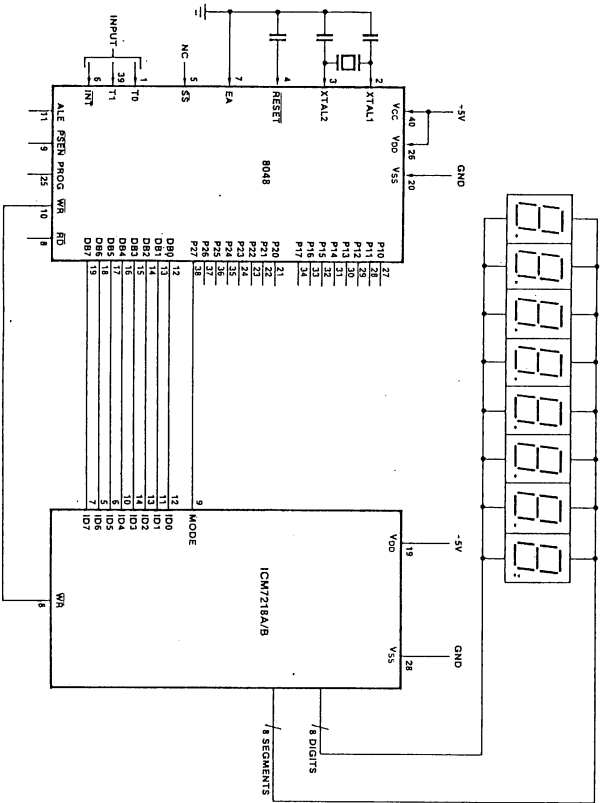


図 6. 8 Digit Microprocessor Display

16 DIGIT MICROPROCESSOR DISPLAY APPLICATION

2つのICM7218は、DA2-DA0の3ビットワード同時にアドレスされます。80C48/0パルス(DB7-DB0)からのデータストリートをWriteインテグレーションにおいて4bits+4bitsを2つのICM7218(ID3-ID0)へ同時に送られます。2つの1218からの表示桁は、8桁のデータバス(すなわち、D1-D2、D3、D4、D5、610...)においてシーケンシャルにロードされる為に変じはさる。

デジタルインポート情報(80C48のP26-P27からの)は、2つのデータのID7のバスラインにおいて、ICM7218に送られます。データバスの選択は、9番目のThree Level入力端子を簡便なスイッチ等によってHexadecimal Code B型式のどちらかにコーディングされます。デジタルインポートは、マイクロプロセッサに非同期で、そして、ICM7218によって完全に実行されます。

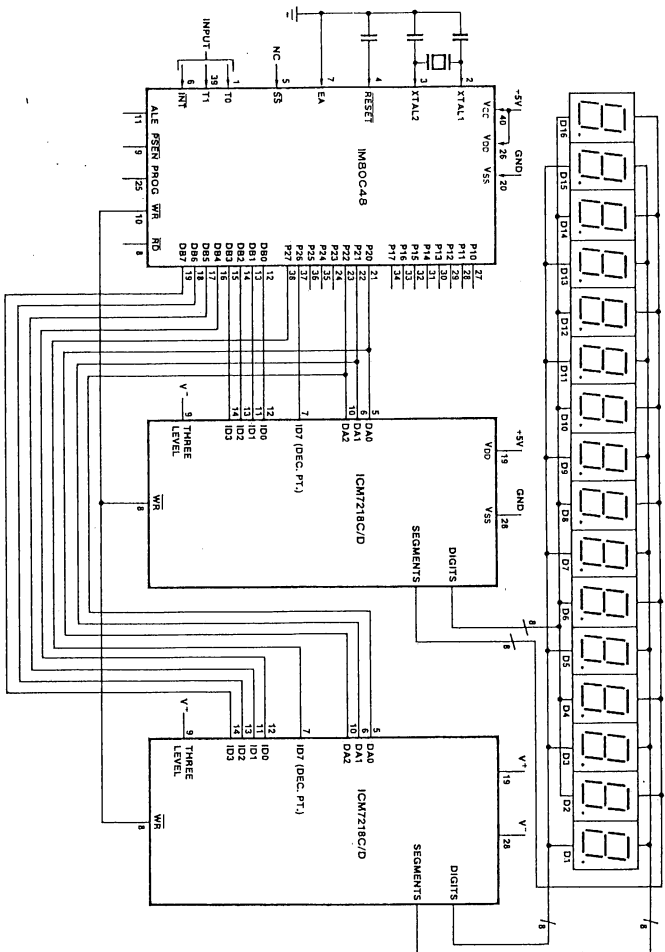


図 7. 16 Digit Display

NO DECODE

ICM7218A/B/Eは、マイクロプロセッサがLEDアドレスバスにラフラインバスをベースとしたものにも使用できます。マイクロプロセッサは、始め "No-Decode" と "Data Coming" を含むコントロールワードを送り、次に出力ワード(Bitバスライン)は、LEDのOn-off状態を示すためにHighとLow(1と0)の位置に正しく設定され、このデータがICM7218内に読み込まれます。そして適切なアドレスリットLEDをダイレクトにドライブします。LED表示器が1種類(例えば赤色)だけなら、8 segment x 8 digits = 64dotsをドライブでき、2種類(赤とグリーン)なら各32dotsずつドライブできることとなります。

加えてICM7218は、バス線容量を低減するために図7のようにバスとアドレスラインを接続することができます。図7のように8つのWriteパルスでデータを読み込んだ後の追加情報は無視されます。新しいコントロールワードは次のWriteパルスが送られる前に受けなければなりません。したがってアドレスがコードされ、Writeパルスがインテグレーションすることによって、多くの表示器をドライブするためにICM7218はバスラインに接続することができます。

Intersil cannot assume responsibility for use of any circuitry described other than circuitry embodied in an Intersil product. No other circuit patent licenses are implied. Intersil reserves the right to change the circuitry and specifications without notice at any time.

ICM7218 SERIES

INTERMIL

ICM7218 SERIES

INTERMIL

■ Power Dissipation Considerations
 コントローラにおいて、電源電圧5Vで1桁当たり平均5つのセグメントがドライブされておると8桁での平均電流は大体300mAになります。LED表示器を通して1.8Vドロップしていることになり、結果としてICM7218を通して3.2Vドロップしていることになり、その時のこのデバイスの消費電力は640mWになります。すべての桁に"8"の表示をした時には約900mWまで上がります。
 注意：空気が自由に流れて最大限に冷やすことができれば、そのような条件下でコントローラを置いてください。
 コントローラの消費電力は、大体コントローラの消費電力の半分位です。

■ Processor Input Drive Considerations (ICM7218A/B)
 コントローラ命令は、ModeがHighとしてWriteパルスによって入力バスラインから読み込まれます。その命令は4つのラインがあります。すなわち、Decode/No-Decode、Decodeのタイズ、Shutdown/No-ShutdownそしてData Coming/No. Comingの4つです。Data Coming命令と共にコントローラ命令が読み込まれた後、表示データはModeがLowの状態で、Writeパルスによってメモリー内に書き込まれます。8 words又は7ビットメモリーローケーション

SWITCHING WAVEFORMS ICM7218

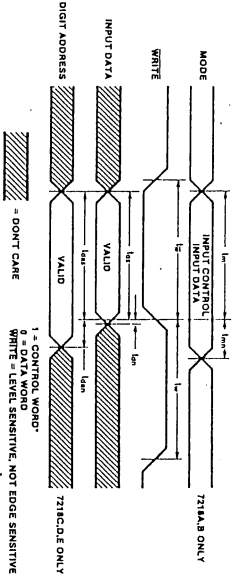


図 3

CHIP ADDRESS SEQUENCE ICM7218A and B

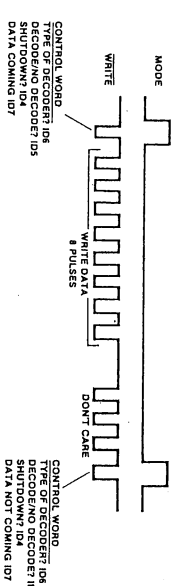


図 4

CHIP ADDRESS SEQUENCE EXAMPLE ICM7218C/D/E

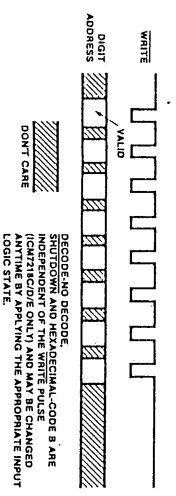
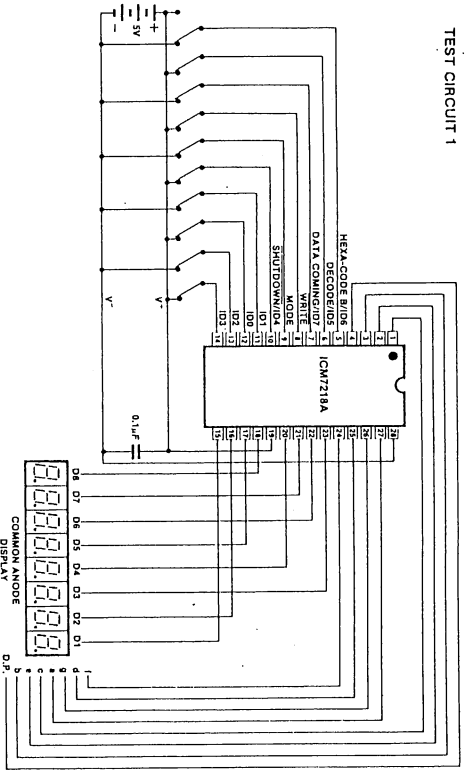
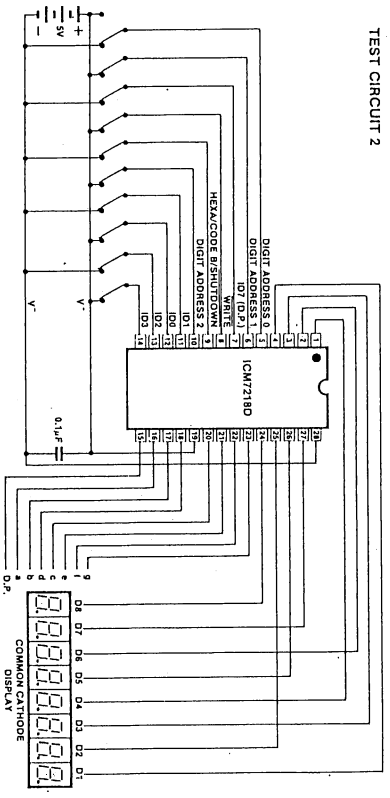


図 5

TEST CIRCUITS



TEST CIRCUIT 2



TYPICAL CHARACTERISTICS

